

Digital interpolator for incremental distance or angle measurement

Patent Number: DE19544948
Publication date: 1997-06-05
Inventor(s): SCHOENITZ GEB ROTHE (DE); FRIESE HOLGER (DE); PIETSCHMANN HARALD (DE)
Applicant(s): GEMAC GES FUER MIKROELEKTRONIK (DE)
Requested Patent: ☐ DE19544948
Application Number: DE19951044948 19951201
Priority Number(s): DE19951044948 19951201
IPC Classification: G01D5/244; H03M1/18; H03M1/22; G01D5/249; G01B7/00; G01B7/30; G06F17/17
EC Classification: G01D5/244C, G06F17/17, H03M1/30Q4
Equivalents:

Abstract

The digital interpolation unit has two ADC circuits (2,5) arranged for analogue input signals, connected to an allocation unit (6), which assigns digital values (x,y) either an angle value (w) and an amplitude value (a), or an angle value (w) and an amplitude error value (delta). The allocation unit is also connected to an evaluation circuit (7) producing the output signals (v and/or u1,u2) from the angle value (w). Also with a regulator (8) computes four reference values (r1-r4), which are each converted by a digital analogue converter (9) in to control signals (s1-s4), which are fed back to the analogue/digital converter circuits.

Data supplied from the esp@cenet database - I2

THIS PAGE BLANK (USPTO)



DEUTSCHES
PATENT- UND
MARKENAMT

Patentschrift

DE 195 44 948 C 2

- 21 Aktenzeichen: 195 44 948.7-52
22 Anmeldetag: 1. 12. 1995
43 Offenlegungstag: 5. 6. 1997
45 Veröffentlichungstag der Patenterteilung: 26. 9. 2002

51 Int. Cl.:
G 01 D 5/244
H 03 M 1/18
H 03 M 1/22
G 01 D 5/249
G 01 B 7/00
G 01 B 7/30
G 06 F 17/17

DE 195 44 948 C 2

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

73 Patentinhaber:

Gemac - Gesellschaft für
Mikroelektronikanwendung Chemnitz mbH, 09113
Chemnitz, DE

74 Vertreter:

Hübner, B., Dipl.-Ing., Pat.-Anw., 09111 Chemnitz

72 Erfinder:

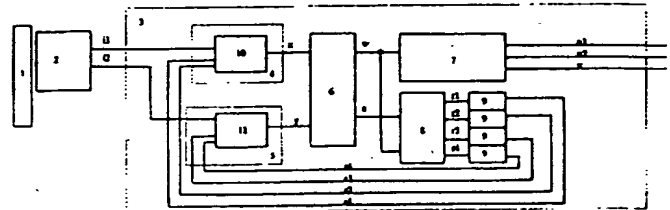
Schönitz, geb. Rothe, Eva-Maria, 09122 Chemnitz,
DE; Friese, Holger, 09119 Chemnitz, DE;
Pietschmann, Harald, 09116 Chemnitz, DE

58 Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:

DE	37 37 720 C1
DE	28 06 655 B2
DE	195 02 399 A1
DE	42 24 225 A1
DE	41 00 666 A1
DE	38 36 823 A1
DE	37 10 291 A1
DE	34 13 855 A1
DE	30 24 716 A1
DE	27 29 697 A1
US	51 21 116
EP	03 17 776 B1
EP	05 99 175 A1
EP	04 78 394 A1
EP	04 14 953 A1
EP	03 69 031 A1
EP	02 13 904 A2
EP	00 85 161 A2
JP	05-2 96 793 A
JP	06-58 772 A

54 Digitale Interpolationseinrichtung mit Amplituden- und Nullageregelung der Eingangssignale

57 Digitale Interpolationseinrichtung mit Amplituden- und Nullageregelung der Eingangssignale, insbesondere zum Messen von Wegen und/oder Winkeln, dadurch gekennzeichnet, daß für die analogen Eingangssignale (i1, i2) zwei A/D-Umsetzerschaltungen (4, 5) angeordnet sind, denen eine Zuordnungseinheit (6) nachgeschaltet ist, wobei die Zuordnungseinheit (6) den digitalen Ausgangswerten (x, y) der zwei A/D-Umsetzerschaltungen (4, 5) einen Winkelwert (w) und einen Amplitudenfehlerwert (delta) zuordnet, daß die Zuordnungseinheit (6) sowohl mit einer aus dem Winkelwert (w) die Ausgangssignale (v und/oder u1, u2) erzeugenden Auswerteschaltung (7) als auch mit einem Regler (8) verbunden ist, der aus einem Klassifikator (16), der aus den Winkelwerten (w) Zugehörigkeitswerte (z1, z2, z3, z4) berechnet, vier Multiplizierern (17), die diese Zugehörigkeitswerte (z1, z2, z3, z4) mit dem Amplitudenfehlerwert (delta) multiplizieren, und aus vier Integratoren (19), die die an den Ausgängen der Multiplizierern (17) anliegenden Korrekturwerte (k1, k2, k3, k4) aufintegrieren, besteht, und daß die vier vom Regler (8) berechneten Referenzwerte (r1, r2, r3, r4) auf die A/D-Umsetzerschaltungen (4, 5) zurückgeführt sind.



DE 195 44 948 C 2

Beschreibung

[0001] Die Erfindung betrifft eine digitale Interpolations-einrichtung mit Amplituden- und Nullageregelung der Eingangssignale, insbesondere zum Messen von Wegen und/oder Winkeln.

[0002] Es sind Positionsmeßeinrichtungen bekannt (EP 317776, DE 37 37 720 C1), die insbesondere ein optisches Abtastsystem und einen Lichtsender enthalten. Zur Regelung der Amplituden der Eingangssignale wird die Energieversorgung der Lichtsender dieser optischen Abtastsysteme beeinflusst. Nachteilig an dieser Einstellmöglichkeit ist die Beschränkung der Regelung auf optische Abtastsysteme sowie die Unmöglichkeit Nullageverschiebungen zu kompensieren. Außerdem wird zur Gewinnung der Amplitudeninformation oft ein weiterer optischer Empfänger benötigt.

[0003] Es ist auch bekannt (DE 28 06 655 B2, DE 27 29 697 A1, DE 30 24 716 A1), digitale Korrekturwerte mit dem Ausgangssignal einer Strecken- bzw. Winkelmeßeinrichtung zu verknüpfen. Der Nachteil solcher Schaltungen besteht in der großen Anzahl dieser Korrekturwerte. Außerdem müssen die Werte in einem Eichvorgang gewonnen werden und sind abhängig von der jeweils eingesetzten Meßeinrichtung.

[0004] Eine weitere Möglichkeit der Korrektur von Amplituden- und Nullagefehlern ist durch den Einsatz von Mikrorechnern zur Berechnung der Ausgangssignale gegeben (DE 34 13 855 A1). Nachteilig an dieser Variante ist eine durch die Rechenleistung begrenzte maximale Eingangsfrequenz der Meßsignale.

[0005] In der DE 195 02 399 A1 sind sowohl ein Verfahren zur Fehlerkorrektur bei der Erfassung einer absoluten Position als auch eine Positionsmeßdevorrichtung mit Erfassung einer absoluten Position beschrieben. Dazu werden ein oder mehrere Sätze Sinus- und Kosinuswellen innerhalb eines Zyklus erzeugt. Zur Fehlerkorrektur werden die höchsten und die niedrigsten Werte der einlaufenden Welle gespeichert. Eine universelle Anwendung für beliebige inkrementale Meßeinrichtungen sowie für Signale mit hoher Eingangsfrequenz ist mit dieser Schaltung und dem zugehörigen Verfahren nicht möglich.

[0006] DE 42 24 225 A1 beschreibt eine Schaltungsanordnung für einen induktiven Stellungsgeber, dessen Meßspulenordnung mehrere Meßspulen aufweist, aus denen Meßspulensignale abgeleitet werden, die nach einem vorbestimmten Algorithmus miteinander verknüpft werden. Eine digitale Interpolation mit Amplituden- und Nullageregelung der Eingangssignale ist mit dieser Schaltungsanordnung weder gewollt noch möglich.

[0007] DE 41 00 666 A1 beschreibt eine Vorrichtung zur Unterteilung von analogen periodischen Signalen einer Längen- oder Winkelmeßeinrichtung mittels einer Interpolationsschaltung. Die Interpolation erfolgt hier im Nachlaufverfahren, indem aus den zueinander phasenverschobenen Meßsignalen ein Momentanvektor gebildet wird, dem ein von einem Vektorgenerator generierter Vergleichsvektor schrittweise über Winkel- und Betragsvergleichswerte angenähert wird. Auch wenn die Annäherung nicht in Abhängigkeit von einer einzigen Größe geschieht, sondern gleichzeitig in Abhängigkeit von Winkel- und Betrags-Vergleichswerten erfolgt, ist mit dieser Vorrichtung eine digitale Interpolation bei gleichzeitiger Nullageregelung der Eingangssignale nicht möglich. Es ist weiterhin nicht möglich, die Aussteuerung der eingesetzten Schaltungskomponenten signalabhängig zu beeinflussen.

[0008] Aus DE 38 36 823 A1 sind eine einkanale Schaltung und ein einkanalgiges Verfahren zur Auflösungssteige-

5 rung der bei Analog-Digitalwandlung von Signalen mit Gleichanteil bekannt. Dabei wird von einem Signalprozessor der Gleichanteil des Summensignals geschätzt, analogisiert und vom Summensignal abgezogen. Der Gleichanteil wird also analog kompensiert. Eine digitale Interpolation zur Erhöhung der Auflösung eines inkrementalen Meßsystems sowie eine Regelung der Amplituden mit dem Ziel unabhängig von den absoluten Werten die Amplitudengleichheit bei gleichzeitiger Korrektur der Nullage der Eingangssignale herzustellen, ist mit dieser Vorrichtung nicht möglich.

[0009] DE 37 10 291 A1 betrifft eine Schaltung zur Analog/Digital-Wandlung von Signalen unterschiedlicher Pegel. Dazu ist ein Analog-Digital-Umsetzer vorgesehen, der so angesteuert wird, daß stets die maximale Signalamplitude dem Aussteuerbereich entspricht. Dabei werden die Aussteuerungen des Analog-Digital-Umsetzers solange verschoben, bis das Analogsignal die Aussteuerungen gerade nicht mehr überschreitet bzw. werden die Grenzen soweit eingeschränkt, bis eine Bereichsüberschreitung durch das Analogsignal auftritt. Bei dieser Lösung handelt es sich um eine einkanale Schaltung zur Angleichung der Maximalwerte der Signale und des Aussteuerbereichs des Analog-Digital-Umsetzers, mit der keine Nullageregelung möglich ist. Es handelt sich bei dieser Schaltung um keine Interpolationseinrichtung. Zur Lösung der in vorliegender Anmeldung gestellten Aufgabe ist eine zweikanalige Regelstrecke erforderlich, die eine Amplitudengleichheit zwischen den Kanälen von Sinus und Kosinus herstellt sowie die Nullage der beiden Signale korrigiert.

[0010] JP 6-58772 A beschreibt eine Vorrichtung mit der das Tastverhältnis der Ausgangssignale eines Encoders unabhängig von der Temperatur konstant gehalten werden kann. Es handelt sich bei dieser Schaltung um keine Interpolationseinrichtung. Auch die Amplituden- und Nullageregelung der Eingangssignale sowie eine Optimierung der Aussteuerung der eingesetzten Schaltungskomponenten sind mit dieser Schaltungsanordnung nicht zu erreichen.

[0011] Letztlich ist aus JP 5-296793 A ein Schaltungs-aufbau zur automatischen Nullagekorrektur für Encoderausgangssignale bekannt, bei dem die Nullagekorrektur durch eine Subtraktion des Gleichanteils im analogen Schaltungsteil erfolgt. Eine Regelung der Amplituden mit dem Ziel, unabhängig von den absoluten Werten die Amplitudengleichheit herzustellen, ist mit dieser Einrichtung nicht möglich.

[0012] Aufgabe der Erfindung ist eine digitale Interpolationseinrichtung mit Amplituden- und Nullageregelung der Eingangssignale, insbesondere zum Messen von Wegen und/oder Winkeln, die die Auflösung eines inkrementalen Weg- oder Winkelmeßsystems erhöht, die sowohl eine Regelung der Amplituden mit dem Ziel unabhängig von den absoluten Werten die Amplitudengleichheit herzustellen zuläßt, als auch eine Korrektur der Nullage der Eingangssignale dieser Einrichtung ermöglicht, wobei zusätzlich eine optimale Aussteuerung der gesamten Schaltung gewährleistet sein soll und der Einsatz der Einrichtung dabei universell ohne zusätzlichen Einstellaufwand erfolgt.

[0013] Erfindungsgemäß wird die Aufgabe durch die Merkmale des Hauptanspruchs gelöst. Ausgestaltungen der Erfindung sind in den Unteransprüchen dargestellt.

[0014] Die Vorteile der Erfindung bestehen in der Korrektur der Amplituden der Eingangssignale einer digitalen Interpolationseinrichtung bei einem großen zugelassenen Wertebereich dieser Amplituden sowie einer Möglichkeit, Nullageverschiebungen der Eingangssignale zu korrigieren. Unabhängig von den Amplituden der Eingangssignale wird eine optimale Aussteuerung der Schaltung erreicht. Ein wei-

terer Vorteil gegenüber rein analogen Amplitudenregelungen besteht in der Möglichkeit, auch bei statischen analogen Eingangssignalen (Frequenz 0) gültige Regelinformationen zu erhalten. Im Gegensatz zu Regelungen nach dem Prinzip der Beeinflussung der Energieversorgung von Lichtsendern entfällt die Beschränkung der Anwendung auf optische Systeme. Durch die Wahl der Einstellpunkte am digitalen Schaltungsteil können zusätzlich Fehler, die innerhalb des analogen Eingangsteils auftreten, korrigiert werden. Die Korrektur der genannten Fehler erfolgt kontinuierlich und nur in Abhängigkeit von den digitalisierten Eingangssignalen. Eine aufwendige Ermittlung, Speicherung und Verarbeitung meßsystemabhängiger Korrekturwerte kann somit entfallen.

[0015] Die Erfindung wird nachfolgend anhand eines in einer Zeichnung in vereinfachter Weise dargestellten Ausführungsbeispiels näher erläutert.

[0016] Dabei zeigen:

[0017] Fig. 1: das Blockschaltbild einer ersten Interpolationseinrichtung,

[0018] Fig. 2: das Blockschaltbild einer zweiten Interpolationseinrichtung,

[0019] Fig. 3: das Blockschaltbild einer dritten Interpolationseinrichtung und

[0020] Fig. 4: das Blockschaltbild eines Reglers.

[0021] In Fig. 1 ist das Blockschaltbild einer ersten Interpolationseinrichtung dargestellt. Zwischen zwei Objekten, deren Relativlage als Weg oder Winkel zu bestimmen ist, ist ein an sich bekannter Teilungsträger 1 angeordnet, dem zur Erzeugung zweier zueinander um 90° phasenverschobener sinusähnlicher Analogsignale i1 und i2 ein ebenfalls an sich bekanntes Gebersystem 2 zugeordnet ist. Diese die Lage des Gebersystems 2 auf dem Teilungsträger 1 repräsentierenden sinusähnlichen Analogsignale i1 und i2 werden der erfindungsgemäßen Interpolationsschaltung 3 zugeführt. Dazu ist das Gebersystem 2 über zwei A/D-Umsetzerschaltungen 4 und 5 mit einer Zuordnungseinheit 6 verbunden, der sowohl eine Auswerteschaltung 7 als auch ein Regler 8 nachgeschaltet ist. Dem Regler 8 sind letztlich vier D/A-Umsetzer 9 nachgeschaltet, die ihrerseits Steuersignale s1, s2, s3 und s4 für die zwei A/D-Umsetzerschaltungen 4 und 5 liefern. Die Ausgangssignale u1, u2 und/oder v der Auswerteschaltung 7 sind gleichzeitig auch die Ausgangssignale der Interpolationsschaltung 3.

[0022] Die vom Gebersystem 2 gelieferten sinusähnlichen Analogsignale i1 und i2 werden in je einer der A/D-Umsetzerschaltungen 4 bzw. 5, bestehend aus jeweils einem an sich bekannten A/D-Umsetzer 10 bzw. 11, in digitale Werte x und y gewandelt. Die A/D-Umsetzerschaltung 4 wandelt dabei das Analogsignal i1 in den digitalen Eingangswert x, die A/D-Umsetzerschaltung 5 das Analogsignal i2 in den digitalen Eingangswert y. Diese digitalen Werte x und y werden der Zuordnungseinheit 6 zugeführt, die daraus einen Winkelwert w und einen Amplitudenwert a generiert. Es ist auch möglich, daß anstelle des Amplitudenwertes a ein Amplitudenfehlerwert delta abgebildet wird. Beispiele für den Wert delta sind der absolute und der relative Fehler des Amplitudenwertes a. Zur Generierung dieser Werte werden die digitalen Werte x und y als Koordinaten in einem kartesischen Koordinatensystem aufgefaßt und in Polarkoordinaten umgewandelt. Dabei gilt bekanntermaßen $w = \arctan(y/x)$ und $a = \sqrt{(x^2 + y^2)}$. Die entstandene Folge von Winkelwerten w wird in der Auswerteschaltung 7 in die Ausgangssignale v und/oder u1 und u2 gewandelt. Die Auswerteschaltung 7 arbeitet so, daß die Differenz zweier Winkelwerte w fortlaufend addiert wird, um das Ausgangssignal v zu generieren bzw. es wird diese Differenz zur Ansteuerung eines Zählers, welcher die Ausgangssignale u1 und u2

generiert, genutzt.

[0023] Der Amplitudenwert a sowie der Winkelwert w werden als Wertepaar [a, w] wiederum dem Regler 8 zugeführt, der daraus neue digitale Referenzwerte r1, r2, r3 und r4 berechnet, die in jeweils einem nachfolgenden D/A-Umsetzer 9 in die Steuersignale s1, s2, s3 und s4 für die beiden A/D-Umsetzerschaltungen 4 und 5 bzw. die A/D-Umsetzer 10 und 11 gewandelt werden. Die beiden A/D-Umsetzerschaltungen 4 und 5 arbeiten dabei so, daß eine Beeinflussung des Umsetzergebnisses durch jeweils mindestens zwei Steuersignale möglich ist. Die Steuersignale s1 und s2 beeinflussen dabei die Umsetzung des sinusähnlichen Analogsignals i1 in den Ausgangswert x, die Steuersignale s3 und s4 beeinflussen die Umsetzung des sinusähnlichen Analogsignals i2 in den Ausgangswert y. Dies erfolgt dadurch, daß der maximal mögliche digitale Ausgangswert x bzw. y der A/D-Umsetzer 10 bzw. 11 derjenigen Eingangsspannung zugeordnet wird, die einer von außen veränderbaren Referenzspannung entspricht, und daß der minimal mögliche digitale Ausgangswert derjenigen Eingangsspannung zugeordnet wird, die einer zweiten von außen veränderbaren Referenzspannung entspricht.

[0024] Aus den beiden Analogsignalen i1 und i2 wird also in der erfindungsgemäßen Interpolationseinrichtung 3 das Ausgangssignal v mit der sich aus dem geforderten Interpolationsgrad ergebenden Auflösung gewonnen, der den vom Gebersystem 2 auf dem Teilungsträger 1 zurückgelegten Drehwinkel oder Weg repräsentiert. Es ist auch möglich, am Ausgang zwei um 90° zueinander verschobene rechteckförmige Ausgangssignale u1 und u2 zu erzeugen, in deren Pegelwechsel jeweils eine Änderung des Wertes des Ausgangssignales v und die Richtung dieser Änderung kodiert sind.

[0025] In Fig. 2 ist eine andere Möglichkeiten der Beeinflussung des Umsetzergebnisses der A/D-Umsetzerschaltungen 4 und 5 durch eine getrennte Beeinflussung von Verstärkung und Nullage durch ein analoges Koeffizientenglied dargestellt. Hier besteht jede der A/D-Umsetzerschaltungen 4 bzw. 5 aus einer Reihenschaltung eines analogen Koeffizientengliedes 12 bzw. 13 mit einem A/D-Umsetzer 10 bzw. 11, d. h., daß jedem A/D-Umsetzer 10 bzw. 11 ein analoges Koeffizientenglied 12 bzw. 13 vorgeschaltet ist. Dabei ergeben sich aus den sinusähnlichen Analogsignalen i1 und i2 und den Steuersignalen s1, s2, s3 und s4 korrigierte Analogsignale i3 und i4. Das analoge Koeffizientenglied 12 berechnet $i3 = i1 \cdot s1 + s2$, das analoge Koeffizientenglied 13 berechnet $i4 = i2 \cdot s3 + s4$. Im Unterschied zum Ausführungsbeispiel nach Fig. 1 werden hier die korrigierten Analogsignale i3 und i4 dem A/D-Umsetzer zugeführt.

[0026] In Fig. 3 ist eine weitere Möglichkeiten der Beeinflussung des Umsetzergebnisses der A/D-Umsetzerschaltungen 4 und 5 durch eine getrennte Beeinflussung von Verstärkung und Nullage durch ein digitales Koeffizientenglied dargestellt. Hier besteht jede der A/D-Umsetzerschaltungen 4 bzw. 5 aus einer Reihenschaltung von A/D-Umsetzer 10 bzw. 11 mit einem digitalen Koeffizientengliedes 14 bzw. 15, d. h., daß jedem A/D-Umsetzer 10 bzw. 11 ein digitales Koeffizientenglied 14 bzw. 15 nachgeschaltet ist, wobei die D/A-Umsetzer 9 entfallen können. Hier ergeben sich die digitalen Werte x und y der Zuordnungseinheit 6 aus unkorrigierten Ausgangssignalen g und h der A/D-Umsetzer 10 und 11 und den digitalen Referenzwerten r1, r2, r3 und r4 des Reglers 8. Das digitale Koeffizientenglied 14 berechnet $x = g \cdot r1 + r2$, das digitale Koeffizientenglied 15 berechnet $y = h \cdot r3 + r4$. Im Unterschied zum Ausführungsbeispiel nach Fig. 1 liefern die A/D-Umsetzer 10 und 11 die unkorrigierten Ausgangssignale g und h.

[0027] Der Regler 8 implementiert die zur Berechnung

der Referenzwerte notwendigen mathematischen Funktionen mittels einer dazu entworfenen digitalen Schaltung und/oder eines Prozessors mit einer dazu notwendigen Genauigkeit.

[0028] Die digitalen Referenzwerte r_1 , r_2 , r_3 und r_4 ändern sich nicht mehr, wenn alle Wertepaare $[a, w]$ Polarkoordinaten auf dem Einheitskreis repräsentieren. In diesem Fall zeigen die digitalen Werte x und y einen zeitlichen Verlauf, der zwei sinusförmigen genau um 90° zueinander verschobenen Signalen entspricht, deren Amplituden beide den Wert 1 besitzen und die keine Verschiebung der Nullage aufweisen.

[0029] Der Aufbau eines Reglers 8 soll anhand eines Blockschaltbildes, dargestellt in Fig. 4, näher erläutert werden. Bei einer Softwarerealisierung mittels Mikroprozessor oder -controller stellen die einzelnen Blöcke entsprechende Programmschritte dar.

[0030] Die Winkelwerte w werden einem Klassifikator 16 zugeführt, der daraus Zugehörigkeitswerte z_1 , z_2 , z_3 und z_4 berechnet. Die benötigten mathematischen Funktionen legen den Einfluß von vier Referenzwerten r_1 , r_2 , r_3 , r_4 auf das Gesamtverhalten der Interpolationseinrichtung 3 in Abhängigkeit vom Winkelwert w fest und sind abhängig vom jeweils gewählten Ausführungsbeispiel.

[0031] In Multiplikatoren 17 werden diese Zugehörigkeitswerte z_1 bis z_4 mit dem Amplitudenfehlerwert δ , der in einem Fehlerblock 18 aus Amplitudenwert a und dem Sollwert berechnet wird, multipliziert. Beispiele für den Amplitudenfehlerwert δ sind der absolute und der relative Fehler des Amplitudenwertes a . Aus dieser Multiplikation resultierende Korrekturwerte k_1 , k_2 , k_3 und k_4 werden in den Integratoren 19 zu den Referenzwerten r_1 , r_2 , r_3 und r_4 aufintegriert. Diese Integratoren dürfen keine fehlerhafte Eigendrift aufweisen. Aus diesem Grund ist an dieser Stelle nur ein digitales Integrationsverfahren (Hard- oder Software) geeignet.

[0032] Anhand des Ausführungsbeispiels nach Fig. 1 wurde nachgewiesen, daß es ausreichend ist, die Korrekturwerte k_1 , k_2 , k_3 und k_4 und den Amplitudenfehler δ mit geringer Wortbreite darzustellen. In diesem Fall kann der Schaltungsaufwand für den Regler 8 drastisch reduziert werden. Eine weitere Vereinfachung ergibt sich, wenn die Berechnung des Amplitudenfehlerwertes δ in der Zuordnungseinheit 6 erfolgt. In diesem Fall entfällt der Fehlerblock 18. Die Integratoren 19 können auch durch Mittelwertbildner, z. B. durch Up-Down-Zähler, realisiert werden. Sowohl die Zuordnungseinheit 6 als auch der Regler 8 können dabei eine Digitalschaltung sein, sie können aber auch in einem Mikroprozessor oder einem Mikrocontroller als Softwarelösung realisiert sein. Die Zuordnungseinheit 6 kann aber auch ein Speicher sein.

Bezugszeichenliste

1 Teilungsträger	55
2 Gebersystem	
3 Interpolationsschaltung	
4, 5 A/D-Umsetzerschaltungen	
6 Zuordnungseinheit	
7 Auswerteschaltung	
8 Regler	60
9 D/A-Umsetzer	
10, 11 A/D-Umsetzer	
12, 13 analoge Koeffizientenglieder	
14, 15 digitale Koeffizientenglieder	65
16 Klassifikator	
17 Multiplikatoren	
18 Fehlerblock	

19 Integratoren

a Amplitudenwert

δ Amplitudenfehlerwert

$k_1 \dots k_4$ Korrekturwerte

5 i_1 , i_2 sinusähnliche Analogsignale

i_1 , i_2 analoge Eingangssignale

i_3 , i_4 korrigierte Analogsignale

$r_1 \dots r_4$ digitale Referenzwerte

$s_1 \dots s_4$ Steuersignale

10 u_1 , u_2 , v Ausgangssignale

w Winkelwert

x , y digitale Werte

$z_1 \dots z_4$ Zugehörigkeitswerte

Patentansprüche

1. Digitale Interpolationseinrichtung mit Amplituden- und Nullageregelung der Eingangssignale, insbesondere zum Messen von Wegen und/oder Winkeln, dadurch gekennzeichnet, daß für die analogen Eingangssignale (i_1 , i_2) zwei A/D-Umsetzerschaltungen (4, 5) angeordnet sind, denen eine Zuordnungseinheit (6) nachgeschaltet ist, wobei die Zuordnungseinheit (6) den digitalen Ausgangswerten (x , y) der zwei A/D-Umsetzerschaltungen (4, 5) einen Winkelwert (w) und einen Amplitudenfehlerwert (δ) zuordnet, daß die Zuordnungseinheit (6) sowohl mit einer aus dem Winkelwert (w) die Ausgangssignale (v und/oder u_1 , u_2) erzeugenden Auswerteschaltung (7) als auch mit einem Regler (8) verbunden ist, der aus einem Klassifikator (16), der aus den Winkelwerten (w) Zugehörigkeitswerte (z_1 , z_2 , z_3 , z_4) berechnet, vier Multiplizierern (17), die diese Zugehörigkeitswerte (z_1 , z_2 , z_3 , z_4) mit dem Amplitudenfehlerwert (δ) multiplizieren, und aus vier Integratoren (19), die die an den Ausgängen der Multiplikatoren (17) anliegenden Korrekturwerte (k_1 , k_2 , k_3 , k_4) aufintegrieren, besteht, und daß die vier vom Regler (8) berechneten Referenzwerte (r_1 , r_2 , r_3 , r_4) auf die A/D-Umsetzerschaltungen (4, 5) zurückgeführt sind.

2. Digitale Interpolationseinrichtung mit Amplituden- und Nullageregelung der Eingangssignale, insbesondere zum Messen von Wegen und/oder Winkeln, dadurch gekennzeichnet, daß für die analogen Eingangssignale (i_1 , i_2) zwei A/D-Umsetzerschaltungen (4, 5) angeordnet sind, denen eine Zuordnungseinheit (6) nachgeschaltet ist, wobei die Zuordnungseinheit (6) den digitalen Ausgangswerten (x , y) der zwei A/D-Umsetzerschaltungen (4, 5) einen Winkelwert (w) und einen Amplitudenwert (a) zuordnet, daß die Zuordnungseinheit (6) sowohl mit einer aus dem Winkelwert (w) die Ausgangssignale (v und/oder u_1 , u_2) erzeugenden Auswerteschaltung (7) als auch mit einem Regler (8) verbunden ist, der aus einem Klassifikator (16), der aus den Winkelwerten (w) Zugehörigkeitswerte (z_1 , z_2 , z_3 , z_4) berechnet, vier Multiplizierern (17), die diese Zugehörigkeitswerte (z_1 , z_2 , z_3 , z_4) mit dem Amplitudenwert (a) multiplizieren, und aus vier Integratoren (19), die die an den Ausgängen der Multiplikatoren (17) anliegenden Korrekturwerte (k_1 , k_2 , k_3 , k_4) aufintegrieren, besteht, und daß die vier vom Regler (8) berechneten Referenzwerte (r_1 , r_2 , r_3 , r_4) auf die A/D-Umsetzerschaltungen (4, 5) zurückgeführt sind.

3. Digitale Interpolationseinrichtung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß jede der A/D-Umsetzerschaltungen (4, 5) aus einem A/D-Umsetzer (10, 11) besteht, daß die vier vom Regler (8) berechneten

Referenzwerte (r_1, r_2, r_3, r_4) jeweils einem D/A-Umsetzer (9) zugeführt werden, die die Referenzwerte (r_1, r_2, r_3, r_4) in Steuersignale (s_1, s_2, s_3, s_4) wandeln, von denen jeweils zwei Steuersignale (s_1, s_2 bzw. s_3, s_4) einem der beiden A/D-Umsetzer (10 bzw. 11) zugeführt werden, daß der digitale Maximalwert der A/D-Umsetzer (10, 11) derjenigen Spannung zugeordnet wird, die einem dieser Steuersignale (s_1, s_2 bzw. s_3, s_4) entspricht und daß der digitale Minimalwert der A/D-Umsetzer (10, 11) derjenigen Spannung zugeordnet wird, die einem zweiten dieser Steuersignale entspricht.

4. Digitale Interpolationseinrichtung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß jede der A/D-Umsetzerschaltungen (4, 5) aus einem analogen Koeffizientenglied (12, 13) mit einem nachgeschalteten A/D-Umsetzer (10, 11) besteht, daß die vier vom Regler (8) berechneten Referenzwerte (r_1, r_2, r_3, r_4) jeweils einem D/A-Umsetzer (9) zugeführt werden, die die Referenzwerte (r_1, r_2, r_3, r_4) in Steuersignale (s_1, s_2, s_3, s_4) wandeln, von denen jeweils zwei Steuersignale (s_1, s_2 bzw. s_3, s_4) einem der beiden analogen Koeffizientenglieder (12, 13) zugeführt werden.

5. Digitale Interpolationseinrichtung nach Anspruch 4, dadurch gekennzeichnet, daß für die analogen Koeffizientenglieder (12, 13) gilt:

$$i_3 = i_1 \cdot s_1 + s_2 \text{ und } i_4 = i_2 \cdot s_3 + s_4.$$

6. Digitale Interpolationseinrichtung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß jede der A/D-Umsetzerschaltungen (4, 5) aus einem A/D-Umsetzer (10, 11) mit einem nachgeschalteten digitalen Koeffizientenglied (14, 15) besteht, wobei am Ausgang der A/D-Umsetzer (10, 11) unkorrigierte Werte (g, h) entstehen, die über die digitalen Koeffizientenglieder (14, 15) mit Hilfe der Referenzwerte (r_1, r_2, r_3, r_4) in digitale Werte (x, y) umgesetzt werden.

7. Digitale Interpolationseinrichtung nach Anspruch 6, dadurch gekennzeichnet, daß für die digitalen Koeffizientenglieder (14, 15) gilt:

$$x = g \cdot r_1 + r_2 \text{ und } y = h \cdot r_3 + r_4.$$

8. Digitale Interpolationseinrichtung nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß sich die digitalen Referenzwerte (r_1, r_2, r_3, r_4) nicht mehr ändern, wenn alle Amplituden- oder Amplitudenfehlerwerte (a, δ) und alle Winkelwerte (w) Koordinaten auf dem Einheitskreis eines kartesischen Koordinatensystems repräsentieren.

9. Digitale Interpolationseinrichtung nach einem der Ansprüche 1 bis 8, dadurch gekennzeichnet, daß die Zuordnungseinheit (6) eine Digitalschaltung oder ein Speicher ist oder daß sie in einem Mikroprozessor oder -controller als Softwarelösung realisiert ist.

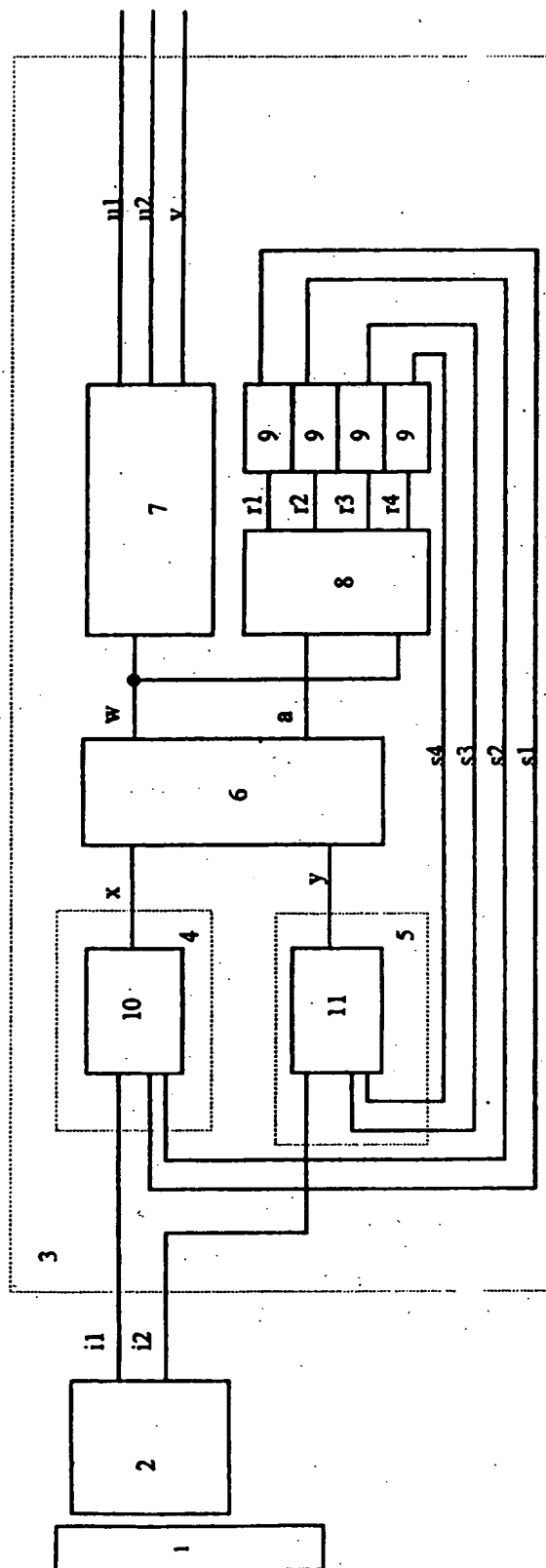
10. Digitale Interpolationseinrichtung nach einem der Ansprüche 1 bis 9, dadurch gekennzeichnet, daß der Regler (8) eine Digitalschaltung ist oder daß er in einem Mikroprozessor oder -controller als Softwarelösung realisiert ist.

Hierzu 4 Seite(n) Zeichnungen

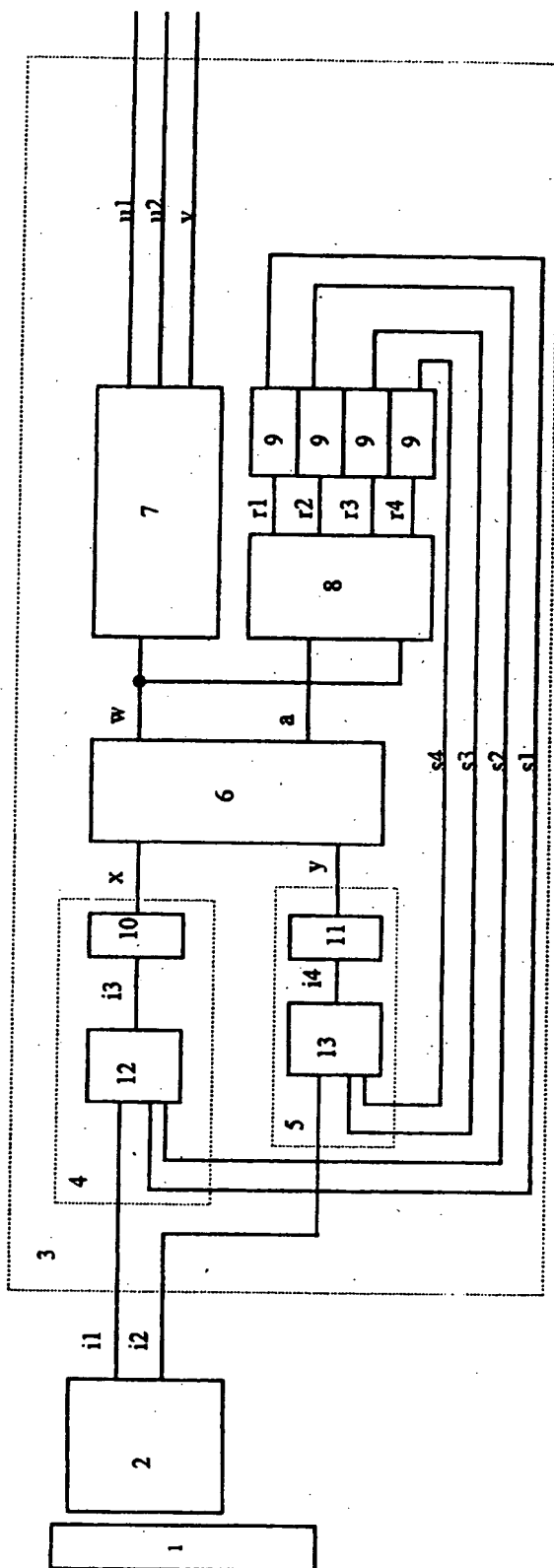
60

65

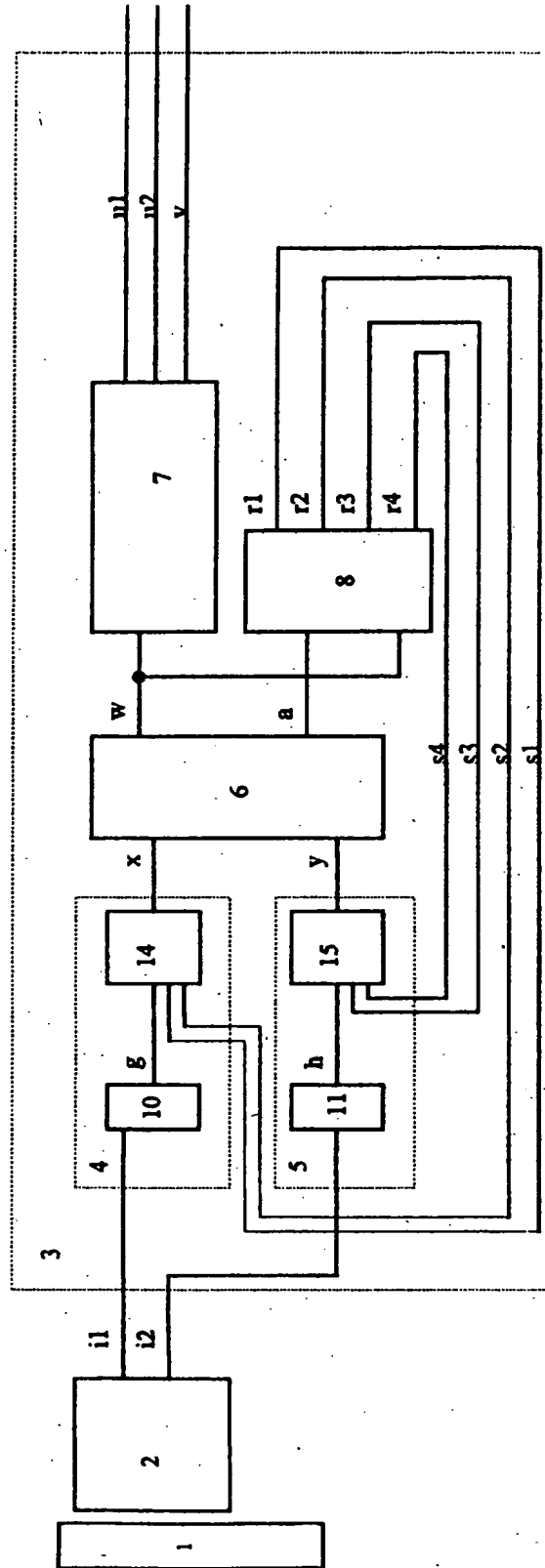
- Leerseite -



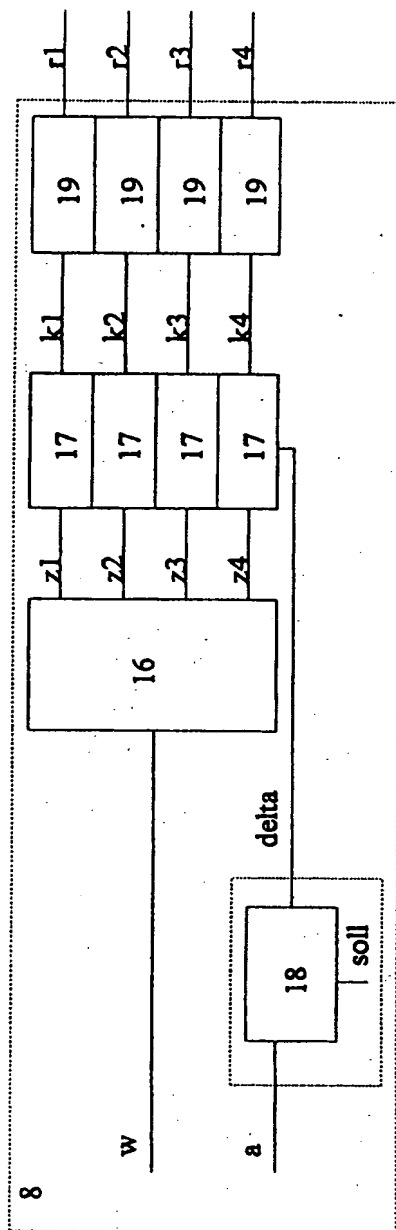
Figur 1



Figur 2



Figur 3



Figur 4